

IPC-Richtlinien für Design und Fertigung hochdichter Leiterplatten-Baugruppen

Von Dr. Hartmut Poschmann, FED

Federführend bei der Erstellung von Richtlinienwerken für Design und Fertigung von Leiterplatten als auch elektronischen Baugruppen ist weltweit der amerikanische Fachverband IPC. Das betrifft auch spezifische Richtlinien für hochdichte Baugruppen unter Anwendung von Microvias (HDI-Techniken). Seit 1999 sind mehrere Richtlinien zu diesem Thema herausgegeben worden, die HDI-Baugruppen aus unterschiedlichen Blickwinkeln berühren: Lamine, Design, Leiterplattenfertigung. Jedoch tangieren auch andere Richtlinien die Fertigung hochdichter Baugruppen, ohne dieses in ihrem Titel deutlich erkennen zu lassen. Außerdem bauen alle diese Richtlinien mehr oder weniger auf den sogenannten Basisrichtlinien für Lamine, Design, Leiterplatten und Baugruppen (Generic and Sectional Standards) des IPC auf. Nachfolgend wird hierzu eine kurze Übersicht unter Berücksichtigung der genannten Zusammenhänge gegeben. Damit soll den potentiellen Anwendern von IPC-Richtlinien das Verständnis zur Arbeitsweise des IPC erleichtert werden.

Seit 1998 ist eine verstärkte Zusammenarbeit des IPC mit dem japanischen Fachverband der Leiterplattenhersteller JPCA zu verzeichnen. Einen Kernpunkt dieser Zusammenarbeit stellen HDI-Richtlinien dar. Es ist das augenscheinliche Ziel des IPC, über die enge Zusammenarbeit mit dem JPCA einen starken führenden Partner auf diesem Gebiet zu haben, der garantiert, dass die erarbeiteten Richtlinien den fortgeschrittenen Technikstand beinhalten. Man kann diese Herangehensweise des IPC als Aufbau und Pflege einer strategischen Partnerschaft ansehen, die der Elektronikindustrie der USA helfen soll, den Anschluss an den hohen Stand Japans bei HDI-Techniken herzustellen oder zu sichern.

1. Richtlinien für das Design von Leiterplatten

Das Design der Leiterplatten ist grundlegend in der Serie IPC-2220 enthalten (Tab. 1). Sie enthält Grund- als auch Fachbereichsnormen (Generic/Sectional Standards). Der Statusbuchstabe F (Final) in der Übersicht kennzeichnet fertige und freigegebene, WD (Working Draft, d.h ein erster Arbeitsentwurf) im Entwurfsstadium befindliche Normen. Die in Tab. 2 aufgeführten spezifischen Richtlinien für das Design von HDI-Leiterplatten stützen sich in Designgrundsätzen teilweise auf die Dokumente der Serie IPC-2220. Die nachfolgenden Tabellen enthalten teilweise eine zusätzliche Informationsspalte „Abgelöste IPC-Richtlinie“, da manche der dort genannten Richtlinien sicherlich hier und dort noch in Gebrauch sind.

Tab. 1: Basisrichtlinien für das Design von Leiterplatten

Titel	Nummer	Status	Abgelöste Richtlinie	IPC-
Generic Standard on Printed Board Design	IPC-2221	F	IPC-D-275	
Sectional Standard on Rigid PWB Design	IPC-2222	F	IPC-D-275	
Sectional Standard for Flexible Printed Boards	IPC-2223	F	IPC-D-249	
Sectional Standard for Design of PWBs for PC-Cards	IPC-2224	F		
Sectional Design Standard for Organic Multichip Modules (MCM-L) and MCM-L-Assemblies	IPC-2225	F		
Design Standard for High-Density Array or Peripheral Leaded Component Mounting Structures	IPC-2226	WD		

Anmerkung: Stand der Statusangaben dieser und aller nachfolgenden Normenangaben ist 08/2001

IPC-2221 und IPC-2222 wurden vom FED ins Deutsche übersetzt und im März 2000 als Bestandteil der neuen Ausgabe der FED-Designrichtlinie FED-22-02 herausgegeben.

Für das **Design von High-Density-Leiterplatten mit Microvias** sind 1999/2000 die Dokumente IPC/JPCA-2315 und IPC/JPCA-6801 als gemeinsame Ausgabe des IPC und des japanischen Leiterplatten-Fachverbandes JPCA erschienen.

Tab. 2: Spezifische Richtlinien für das Design von HDI-Leiterplatten

Titel	Nummer
Design Guide for High Density Interconnects & Microvias	IPC/JPCA-2315
Specification for High Density Interconnect (HDI) and Microvia Materials	IPC/JPCA-4104
Terms and Definitions, Test Methods, and Design Examples for Build-Up/High Density Interconnects	IPC/JPCA-6801

Auch die Richtlinienreihe J-STD-XXX (J-STD = Joint Standard...) enthält teilweise Hinweise, die beim Design hochdichter Leiterplatten bzw. Baugruppen zu berücksichtigen sind. Sie ist inzwischen bis J-STD-33 weitergeplant und entsteht in Zusammenarbeit mit den Halbleiter- bzw. Bauelemente-Fachverbänden der USA und Japans. Als Entwurf (Working Draft) liegt z.B. seit verganginem Jahr J-STD-031 "Mechanical Outline Standard for Ball Grid Arrays and other High-Density Technology" vor. Die Fertigstellung der Richtlinie ist etwa für Ende 2001 zu erwarten.

IPC-7095 "Design and Assembly Process Implementation for BGAs" (Herausgabe August 2000) enthält ebenso Hinweise auf Design und Einsatz von HDI-Leiterplatten im Zusammenhang mit Design und Fertigung von BGA. Die im Gliederungspunkt 3 "Laminate" dieses Beitrags zitierte IPC-4121 unterstützt bei der Auswahl der Kernkonstruktion von Multilayer-Leiterplatten.

Die in Erarbeitung befindliche Serie IPC-7070 wird zwar in erster Linie Hinweise zur Montage von Bauelementen mit feinem Anschlussraster enthalten, jedoch auch Hinweise zum montagegerechten Design von Baugruppen mit diesen Bauelementen (Tab. 3):

Tab. 3: Richtlinien für die Montage von Bauelementen mit sehr kleinem Anschlussraster

Titel	Nummer	Status
Sectional Requirements for Fine Pitch and High Pin Count Component Mounting	IPC-7074	WD
Sectional Requirements for High Pin Count Area Array Component Mounting	IPC-7075	WD
Sectional Requirements for Chip Scale and Chip Size Component Mounting	IPC-7076	WD
Sectional Requirements for Wire Bonding Bare Chip Components Mounting	IPC-7077	WD
Sectional Requirements for Flip Chip Component Mounting (Direct Chip Attach)	IPC-7078	WD

Status 08/2001: WD = Working Draft (Arbeitsentwurf)

Mit der Fertigstellung der Richtlinien ist Ende 2001 zu rechnen.

2. Richtlinien für Leistungsspezifikationen von Leiterplatten

Ausgangspunkt für die Qualifikation und Leistungsspezifikation von Leiterplatten ist die Serie IPC-6011. Während diese wiederum allgemeine Grundsätze für Leiterplatten generell als auch für die einzelnen Leiterplattenarten enthält, befasst sich IPC-6016 speziell mit HDI-Leiterplatten. Die übrigen in Tab. 4 genannten Richtlinien enthalten stützende Informationen in Abhängigkeit von der Leiterplattenart. Alle Richtlinien sind offiziell verfügbar.

Tab. 4: Richtlinien für die Leistungsspezifikation von Leiterplatten

Titel	Nummer	Abgelöste Richtlinie	IPC-
Generic Performance Specification for Printed Boards	IPC-6011		
Qualification and Performance Specification for Rigid Printed Boards	IPC-6012A	IPC-RB-276	
Qualification and Performance Specification for Flexible Printed Boards	IPC-6013	IPC-RF-245 IPC-FC-250A MIL-P-50884C MIL-PRF-31032	
Qualification and Performance Specification for Organic Multichip Module (MCM-L) Mounting and Interconnecting Structures	IPC-6015		
Qualification and Performance Specification for High Density Interconnect (HDI) Layers or Boards	IPC-6016		

3. Richtlinien für Leiterplattenlaminat

Serie IPC-4100 beinhaltet neben der allgemeinen Leistungsspezifikation für Laminat für starre Leiterplatten (IPC-4101) inzwischen auch eine besondere Richtlinie für Laminat für HDI-Leiterplatten, nämlich IPC-4104. Sie stützt sich teilweise auf die übrigen in Tab. 5 genannten Dokumente. Die neue in Erarbeitung befindliche Serie IPC-4200 legt Anforderungen an Laminat für flexible Leiterplatten fest (Status August 2001: Proposal, d.h. Arbeitsentwurf im fortgeschrittenen Stadium). Auch sie ist bei der Entwicklung von flexiblen Leiterplatten mit Microvias zu beachten.

Tab. 5: Richtlinien für Laminat

Titel	Nummer	Abgelöste Richtlinie	IPC-
Specification for Base Materials for Rigid and Multilayer Printed Boards	IPC-4101	IPC-L-108B IPC-L-109B IPC-L-112A IPC-L-115B MIL-S-13949	
Specification for Plastic Substrates, Clad or Unclad, for High Speed/High Frequency Interconnection	IPC-4103	IPC-L-125A MIL-S-13949	
Specification for High Density Interconnect (HDI) and Microvia Materials	IPC-4104		
Specification and Characterization Methods for Nonwoven Cellulose Based Paper for Printed Boards	IPC-4110		
Specification and Characterization Methods for Nonwoven "E" Glass Mat	IPC-4130		

4. Kurzbeschreibung einiger HDI-Richtlinien

IPC/JPCA-2315: Design Guide for High Density Interconnects & Microvias

Die Richtlinie enthält abgestimmte Grundsatzempfehlungen für das Design hochdichter Leiterplatten.

Schwerpunkte:

1. Begriffe und Definitionen
2. Mikrovias (Typen, Arten, Herstellung)
3. Dichteberechnung (Lagenanzahl, Leiterzüge, Anschlussflächen, Löcher u.v.a.)
4. Materialien

5. Produktklassifikation (HDI-Typen 1 bis 6 je nach Aufbau).

Drei Fallbeispiele für Bauelemente mit unterschiedlicher Konfektionierung geben Hinweise, wie bei der Dichteberechnung vorzugehen ist:

Fall 1: HDI und DCA (Direktmontage von Halbleiterchips)

Fall 2: Mechanisch gebohrte Sacklöcher und SMT

Fall 3: Fine Pitch SMT.

Umfang: 25 Seiten A4, Juni 2000

IPC/JPCA-4104: Specification for High Density Interconnect (HDI) and Microvia Materials

Die Richtlinie enthält Empfehlungen für leitende und dielektrische Materialien für die Fertigung von HDI-Leiterplatten einschließlich Microvias. Auf 23 Spezifikationstabellen sind Anforderungen an die Qualifikation und Leistungsfähigkeit von Materialien (darunter photostrukturierbare dielektrische Trocken- und Flüssigresiste, Epoxydharze, beschichtete Folien) beschrieben. Außerdem werden sechs neue Testmethoden für den Test von HDI- und Microvia-Materialien vorgestellt.

Umfang: 100 Seiten A4, Mai 1999

IPC-6016: Qualification and Performance Specification for High Density Interconnect (HDI) Layers or Boards

In der Richtlinie werden die spezifischen elektrischen, mechanischen und Umweltaanforderungen für organische HDI-Leiterplatten mit Microvias festgelegt. Die Akzeptanzkriterien für die HDI-Lagen sind in Spezifikationstabellen enthalten, denen typische Applikationen der Endanwender zugrundegelegt wurden. IPC-6016 ist zusammen mit IPC-6011 anzuwenden.

Umfang: 59 Seiten A4, Mai 1999

IPC/JPCA-6801: Terms and Definitions, Test Methods, and Design Examples for Build-Up/High Density Interconnects

Die Richtlinie enthält folgende Schwerpunkte:

1. Anzuwendende weitere Normen (auch japanische JIS)
2. Definitionen von Strukturen und Begriffen
3. Testmethoden für Build-Up/HDI-Materialien
4. Testmethoden für Build-Up-Leiterplatten
5. Testmethoden für G Build-Up-Leiterplatten
6. Zuverlässigkeits-Testmethoden
7. Designbeispiele (in Form von 3 großen Tabellen)
8. Beschreibung/Hintergrundinformationen für die Entwicklung des JPCA-Standards für Build-Up-Leiterplatten.

Umfang: 27 Seiten A4, Januar 2000

5. Schlussbemerkungen

Die internationale Bedeutung der IPC-Normen wächst kontinuierlich, insbesondere auch dadurch, dass seit 1997 alle IPC-Normen nach ihrer Fertigstellung beim IPC in einer Folgeprozedur zu ANSI-Normen werden, d.h. vom zentralen Normeninstitut der USA anerkannte (also etwa nationale) Richtlinien. Sämtliche zitierte Richtlinien sind in der Regel nur in Englisch vorhanden. Mit der Übernahme gerade der speziellen HDI-Richtlinien als IEC- und damit auch als DIN IEC-Richtlinien ist in nächster Zeit kaum zu rechnen. Dadurch stehen diese Unterlagen in absehbarer Zeit auch über den Umweg der DIN IEC-Normen nicht in Deutsch zur Verfügung. Interessenten sollten sich deshalb direkt den Originaldokumenten des IPC zuwenden.

Informationen über alle genannten und weitere IPC-Richtlinien sind dem Publications Catalogue des IPC zu entnehmen, der beim FED kostenlos per eMail (info@fed.de) oder Fax (030/834 18 31) angefordert werden kann. Ab Oktober 2001 steht den Dokumenteninteressenten auch der neue Internet-Dokumenten-Shop des FED unter www.fed.de zum Direkteinkauf zur Verfügung.

Der Shop enthält Kurzbeschreibungen aller zitierten FED- und IPC-Dokumente in Deutsch bzw. Englisch.

An dieser Stelle soll auch darauf hingewiesen werden, dass IPC-Dokumente mit dem Status „Working Draft“ bzw. „Proposal“ noch nicht vom FED bzw. vom IPC bezogen werden können, da sich diese Unterlagen im Bearbeitungsstadium befinden. Bei der Erarbeitung einer Richtlinie entsteht als erstes Stadium zunächst eine inhaltliche Ideensammlung (Working Draft). Nachdem eine gewisse inhaltliche Reife erreicht wurde, erhält das Dokument den Status eines „Proposal“, d.h. es wird innerhalb der zuständigen Arbeitsgruppe zur abschließenden Diskussion verteilt, ergänzend auch an solche Fachleute, die an der weiteren inhaltlichen Optimierung mitarbeiten möchten. Erst nach Abschluss dieser Etappe erhält die Richtlinie den Status „Final Document“ und steht für den Erwerb zur Verfügung. Ein besonderer Status stellt „Interim Final“ dar. Hier hat das Dokument einen ausreichenden Reifegrad erreicht und kann bereits zur Nutzung angeboten werden, obwohl bereits geplant ist, in absehbarer Zeit an der Vervollkommnung des Dokumentes weiterzuarbeiten.

Der FED ist autorisierter Distributor für IPC-Dokumente. Während der 9. FED-Konferenz (27.-29.9.2001) in Aschaffenburg wird die FED-Geschäftsstelle wieder eine repräsentative Sonderausstellung der wichtigsten IPC-Richtlinien, darunter auch der hier genannten, organisieren. Alle Konferenzteilnehmer können sich dann die Unterlagen nicht nur eingehend ansehen, sondern auch von der FED-Geschäftsstelle individuell beraten lassen.